

УДК 681.515

## ВИКОРИСТАННЯ ПРОГРАМОВАНИХ ЛОГІЧНИХ ІНТЕГРАЛЬНИХ СХЕМ ДЛЯ РЕАЛІЗАЦІЇ АДАПТИВНИХ НЕЙРОМЕРЕЖЕВИХ АЛГОРИТМІВ

© Котенко Ю.В., 2005

НТУУ „Київський політехнічний інститут”

*Розглянуто і проаналізовано найпоширеніші платформи реалізації штучних нейромереж, представлена структура багатofункціонального адаптивного нейрорегулятора*

Існує клас об'єктів, для яких вирішення задач оптимального управління класичними методами або є неможливим, або дає незадовільний результат. До таких задач можуть бути віднесені задачі управління нелінійними багатомірними нестационарними об'єктами, а також об'єктами з неповною інформацією.

Так само можна виділити клас задач управління, які не можуть бути вирішені через недостатню швидкість традиційних послідовних обчислювальних пристроїв, коли вимагається виконувати процедури ідентифікації, адаптації, оптимізації в “темпі” з процесом, розпізнавання, контроль якості тощо. [1]. Застосування нейромережових технологій дозволяє значною мірою зняти математичні проблеми аналітичного синтезу і аналізу властивостей об'єкту управління і проектованої системи [2].

В процесі розвитку теорії штучного інтелекту і штучних нейронних мереж (ШНМ) зокрема робляться численні спроби побудувати системи, які на апаратному рівні реалізовували б поведінку біологічних систем. За останні 20 років була розроблена велика кількість різноманітних апаратних і програмно-апаратних платформ реалізації штучних нейромереж. Існуюча різноманітність підходів, в першу чергу, обумовлена бажанням збільшити швидкість нейрообчислень.

Не дивлячись на всю різноманітність підходів реалізації ШНМ, більшість ШНМ реалізується на традиційних універсальних обчислювальних системах. Головним чином це пов'язано із збільшеною обчислювальною потужністю універсальних обчислювальних систем, наявністю великої кількості різноманітних програмних інструментів – нейроемулаторів, задовільним співвідношенням ціна/продуктивність. Під універсальними обчислювальними системами розуміють обчислювальні системи з фон-

нейманівською архітектурою.

Універсальні обчислювальні системи є достатньо гнучкою платформою для моделювання і реалізації на програмному рівні ШНМ будь-якого розміру і топології, а також різноманітних навчальних алгоритмів. Для алгоритмів, що не вимагають великого набору даних, великого розміру мережі або великої кількості ітерацій, це є перш за все найшвидшим шляхом реалізації ШНМ. Іншим шляхом реалізації методів та алгоритмів теорії ШНМ є використання спеціалізованих апаратних засобів.

До таких спеціалізованих засобів відносяться нейрочіпи, нейроприскорювачі і нейрокомп'ютери [3].

Нейрочіпи – це спеціалізовані інтегральні схеми, які оптимізовані для виконання нейрообчислень або реалізують певні нейромережові парадигми і володіють достатньою швидкістю для додатків реального часу. Вони можуть функціонувати як автономні нейрообчислювачі, так і у складі нейроприскорювачів і нейрокомп'ютерів.

Нейроприскорювачі – це спеціалізовані плати розширення універсальних обчислювальних систем, які функціонують під управлінням спеціалізованих програмних засобів. Сумісне використання нейроприскорювачів і нейроемулаторів поєднує в собі прискорене нейрообчислення (нейрообчислення виконуються на апаратному рівні) і гнучкість (забезпечується нейроемулатором на програмному рівні).

Нейрокомп'ютери – це закінчені повнофункціональні багатопроцесорні системами, які побудовані на базі універсальних або спеціалізованих процесорів. Нейрокомп'ютери є наймогутнішими засобами вирішення досить великих і складних задач нейромережовими методами, забезпечуючи при цьому високу

швидкодію. Не дивлячись на це, нейрокомп'ютери не одержали широкого застосування, а використовуються тільки в спеціальних додатках. В основному це пов'язано з дуже високою ціною і складністю програмування.

У наведеній вище класифікації відмічено, що елементною базою для побудови нейроприскорювачів і нейрокомп'ютерів є універсальні або спеціалізовані процесори.

Під універсальними процесорами розуміють універсальні послідовні процесори і мікроконтролери з фон-нейманівською архітектурою, а під спеціалізованими процесорами розуміють спеціалізовані інтегральні схеми (ASIC), програмовані користувачем вентиляльні матриці (FPGA), цифрові сигнальні процесори (DSP) і нейрочіпи.

Особливу увагу заслуговує програмована користувачем вентиляльна матриця (FPGA), що є кристалом з великим числом однотипних логічних блоків і зв'язків між ними. Наявність великого числа логічних блоків і зв'язків, які дозволяють організувати деяку кількість обчислювальних елементів, є не що інше, як природний паралелізм. Ця властивість FPGA дозволяє на апаратному рівні організувати структури для реалізації додатків, яким властивий природний паралелізм. Як відомо, нейронні мережі є структурами з найяскравіше вираженим паралелізмом. Незаперечною перевагою FPGA по відношенню ASIC є можливість користувача самому визначати внутрішню структуру кристала, а значить і логіку його роботи. Логіка функціонування FPGA визначається конфігураційними бітами, які завантажуються в кристал на зразок того, як програма завантажується в пам'ять комп'ютера, а визначальні функції логічних блоків як і самі блоки що зв'язані між собою. Особливу увагу слід звернути на таку властивість FPGA, як можливість динамічного реконфігурування, яка забезпечує високу гнучкість створюваних структур. С точки зору реалізації динамічна реконфігурація FPGA дозволяє реалізовувати адаптивні нейромереві алгоритми.

На рис. 1 представлена розроблена структурна схема багатофункціонального адаптивного нейрорегулятора на основі FPGA [5].

Мікроконтролер (MCU) управляє роботою АЦП (ADC) і ЦАП (DAC), завантажує конфігураційну послідовність із зовнішньої флеш пам'яті (Flash) в мікросхему FPGA і реалізує функцію спостереження. Флеш – пам'ять містить конфігураційну послідовність для FPGA, яка визначає структуру ШНМ. В даному випадку FPGA є обчислювальним ядром, а MCU – контролером вводу/виводу.

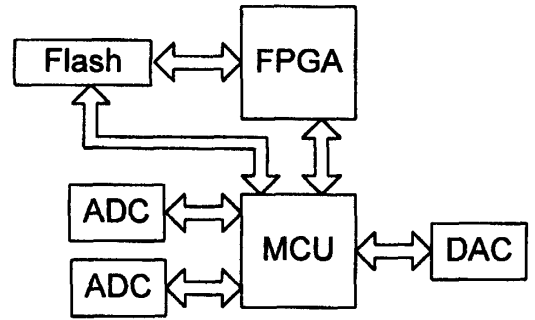


Рис. 1. Структурна схема багатофункціонального адаптивного нейрорегулятора

Значний об'єм флеш – пам'яті в порівнянні з розміром конфігураційної послідовності дає можливість зберігати велику кількість різноманітних конфігураційних послідовностей FPGA, а значить і структур ШНМ, навчених на певні ситуації. Технологія FPGA дає можливість користувачу записувати конфігураційну послідовність в кристал необмежену кількість разів в реальному масштабі часу. Використовуючи дану особливість технології FPGA і достатньо великий об'єм флеш – пам'яті можна побудувати адаптивний, в обмеженому наборі ситуацій, регулятор, який при зміні ситуації завантажує в FPGA ту конфігураційну послідовність (структуру ШНМ), яка відповідає даній ситуації.

Фірма MathWork, розробник всесвітньо відомого і безперечного лідера у області засобів моделювання, аналізу і синтезу систем і прикладних інженерних рішень, випустила сьому версію пакету MatLab, реалізувавши підтримку не менш відомого продукту для моделювання цифрових пристроїв ModelSim фірми Mentor Graphics. Така взаємодія дає можливість перетворювати моделі цифрових пристроїв, що реалізовані в MatLab, перетворювати код VHDL, або використовувати при моделюванні в MatLab'і цифровий пристрій, описаний на мові VHDL. Взаємодія MatLab'a і ModelSim відкриває нові можливості для розробників цифрової техніки, дозволяючи істотно скоротити час і засоби на дослідження, макетування і реалізацію нових ідей.

Гнучкість, низька вартість, висока швидкість, можливість швидкого макетування, розвинені програмні засоби, дають підстави стверджувати, що FPGA є найбільш сучасним засобом для дослідників, що працюють в області ШНМ. Беручи до уваги вищесказане, на сьогоднішній момент FPGA (Field Programmable Gate Array) є найбільш багатообіцяючим підходом в цифровій реалізації різноманітних ідей, у тому числі і штучних нейромереж.

1. Терехов В.А., Ефимов Д.В., Тюкин И.Ю. *Нейросетевые системы управления*. –М. «Высшая школа», 2002.
2. Батин Н.В. *Нейроуправление и его приложения*. Пер. с англ. – М., «Радиотехника», 2000.
3. Dan Hammerstrom «*Digital VLSI for Neural Networks*».
4. Steven A. Guccione and Mario J. Gonzalez «*A Neural Network Implementation Using Reconfigurable Architectures*».
5. Котенко Ю.В., Лукина Т.И. «*Многофункциональный адаптивный регулятор на базе программируемой пользователем логической матрицы*», тез. докл. 11-ой международной конференции «*Автоматика-2004*». – Киев, 2004.